



(19)

(11) Publication number:

**07045461 A**

Generated Document.

**PATENT ABSTRACTS OF JAPAN**(21) Application number: **05352852**(51) Int'l. Cl.: **H01F 41/04 H01G 4/12**(22) Application date: **28.12.93**

(30) Priority:

(43) Date of application publication: **14.02.95**

(84) Designated contracting states:

(71) Applicant: **TAIYO YUDEN CO LTD**(72) Inventor: **NAKAZAWA CHIKASHI  
SEKIGUCHI SHOICHI  
HOSHI KENICHI**

(74) Representative:

**(54) PRODUCTION OF  
MULTILAYER  
ELECTRONIC  
COMPONENT**

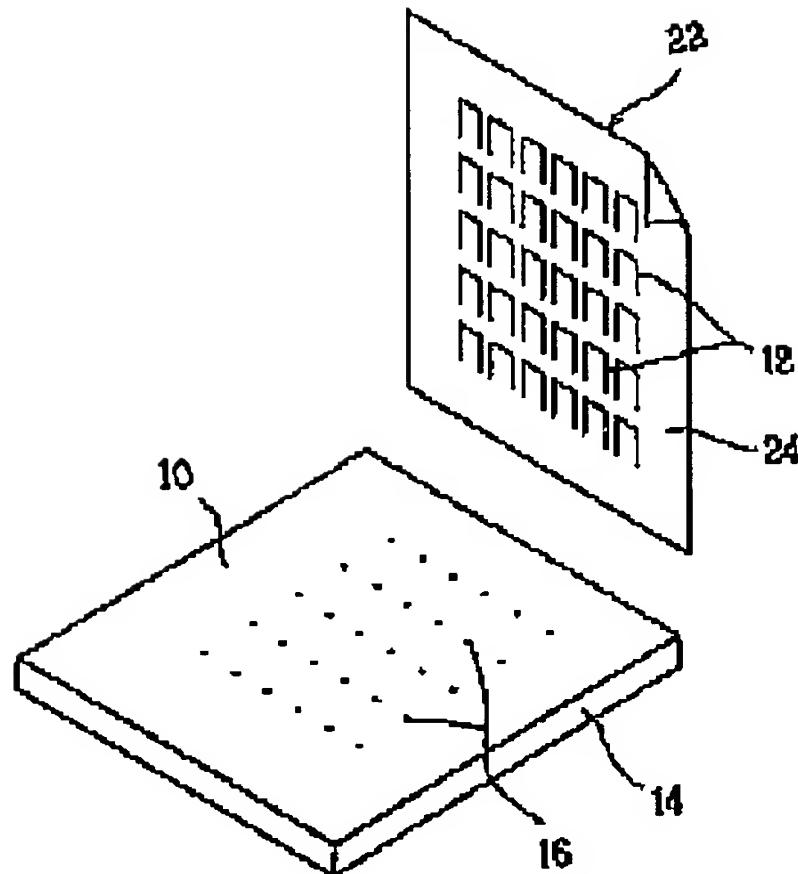
(57) Abstract:

**PURPOSE:** To allow easy and accurate superposition of a conductive pattern at a desired position on a ceramic green sheet by placing a transfer sheet, provided with a conductive pattern, on the ceramic green sheet while aligning and then transferring the conductive pattern.

**CONSTITUTION:** A transparent film subjected to delamination coating is printed with a conductive pattern 12 which is then dried to obtain a transfer sheet 22. The transfer sheet 22 is superposed on a green sheet 10 and the conductive pattern 12 is superposed, at the end part thereof, on a through hole through the base film 24 of the transfer sheet 22 thus connecting the upper and lower conductive patterns 12, 12 and then

the base film is peeled off thus transferring the conductive pattern 12. Consequently, the conductor pattern 12 is connected, at the end thereof, with the lower conductive pattern 12 directly through a through hole 16.

COPYRIGHT: (C)1995,JPO



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-45461

(43) 公開日 平成7年(1995)2月14日

(51) Int.Cl.

H 01 F 41/04

識別記号

府内整理番号

F I

技術表示箇所

H 01 G 4/12

B 8019-5E

3 6 4

// H 01 G 4/40

9174-5E

H 01 G 4/40

3 2 1

審査請求 有 請求項の数 5 FD (全 8 頁)

(21) 出願番号

特願平5-352852

(62) 分割の表示

特願平2-24864の分割

(22) 出願日

平成2年(1990)2月3日

(71) 出願人

000204284

太陽誘電株式会社

東京都台東区上野6丁目16番20号

(72) 発明者

中澤 瞳士

東京都台東区上野6丁目16番20号 太陽誘

電株式会社内

(72) 発明者

関口 豊一

東京都台東区上野6丁目16番20号 太陽誘

電株式会社内

(72) 発明者

星 健一

東京都台東区上野6丁目16番20号 太陽誘

電株式会社内

(74) 代理人

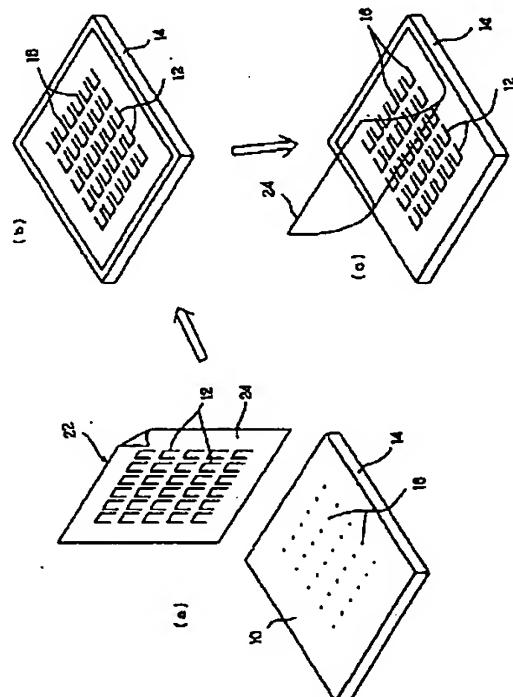
弁理士 富田 法明

(54) 【発明の名称】 積層電子部品の製造方法

(57) 【要約】

【目的】 セラミックグリーンシートの所望位置に導体パターンを簡単かつ正確に重ねることができるようになした積層電子部品の製造方法を得ること。

【構成】 表面に乾燥状態の導電パターンが設けられた転写シートを用意し、別に用意されたセラミックグリーンシート上に該転写シートを配置して位置合わせを行い、該セラミックグリーンシート上に該導電パターンを転写する。



## 【特許請求の範囲】

【請求項1】 表面に乾燥状態の導電パターンが設けられた転写シートを用意し、別に用意されたセラミックグリーンシート上に該転写シートを配置して位置合わせを行い、該セラミックグリーンシート上に該導電パターンを転写することを特徴とする積層電子部品の製造方法。

【請求項2】 前記導電パターンの位置合わせは、前記転写シートのベースフィルムとして透明なフィルムを使用し、該ベースフィルムを透かして行うことを特徴とする請求項1記載の積層電子部品の製造方法。

【請求項3】 前記導電パターンを転写した後、該転写された導電パターンの上にセラミックグリーンシートを積層・圧着し、この転写と積層・圧着を繰り返すことにより積層体を得、該積層体を前記積層・圧着よりも強い圧力で本圧着することを特徴とする請求項1又は2記載の積層電子部品の製造方法。

【請求項4】 前記セラミックグリーンシートはスルーホールを有し、前記導電パターンの転写は、該セラミックグリーンシートのスルーホールに重なるように行うことを特徴とする請求項1～3記載の積層電子部品の製造方法。

【請求項5】 セラミックグリーンシートは、磁性体、絶縁体、誘電体のいずれかであることを特徴とする請求項1～4記載の積層電子部品の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 この発明は、例えば積層チップインダクタ、積層チップコンデンサまたは積層複合LCチップ等の積層電子部品の製造方法に関するものである。

## 【0002】

【従来の技術】 図8は従来の積層チップインダクタの素体部分の分解斜視図である。この積層チップインダクタの素体部分は、積層された複数枚のセラミックグリーンシート10と、これらのセラミックグリーンシート10上に各々形成された略コ字状の導電パターン12と、上下一対の保護シート14、14とからなる。

【0003】 セラミックグリーンシート10は磁性体からなる。そして、セラミックグリーンシート10の内で、導電パターン12の一方の端部が形成されている部分にはスルーホール16が貫通形成されている。

【0004】 導電パターン12には、端部が外部電極接続部18になっているものと、単純な略コ字状のものがある。外部電極接続部18を有する導電パターン12は最外側（同図では最上部および最下部）に位置している。また、これらの導電パターン12は、セラミックグリーンシート10を積層させた時に、スパイラル状になるパターンとなっている。

【0005】 保護シート14、14はセラミックグリーンシート10と同材質のセラミックグリーンシートを複数枚、所定の厚さに積層したものからなる。

【0006】 図9は導電パターンの接続部の詳細を示した部分拡大斜視図である。セラミックグリーンシート10の裏面には廻込部20が、導電パターン12の端部がスルーホール16の縁から裏側へ廻り込んだ状態で形成され、導電パターン12はこの廻込部20を介して、隣り合う導電パターン12と電気的に接続されている。

【0007】 次に、この積層チップインダクタの製造方法について説明する。まず、剥離性のプラスチックフィルム上に磁性体からなるスラリーをドクターブレード法によって塗布し、この塗布したスラリーを乾燥させて剥離し、磁性体からなるセラミックグリーンシート10を得る。

【0008】 次に、セラミックグリーンシート10の所定位置、すなわち、後述する導電パターン12の一方の端部が印刷されるべき位置にスルーホール16を貫通形成させる。

【0009】 次に、セラミックグリーンシート10上へ導電ペーストからなる略コ字状の導電パターン12を印刷して形成する。導電パターン12の印刷は、その一方の端部がスルーホール16と重なるように正確に位置が合った状態で行なう。

【0010】 この導電パターン12の印刷において、スルーホール16と重なった導電ペーストはスルーホール16の縁からセラミックグリーンシート10の裏側に廻り込み、セラミックグリーンシート10の裏面に廻込部20を形成する。

【0011】 次に、上記のようにして導電パターン12を印刷しながら複数枚のセラミックグリーンシート10を順次積層する。この積層によって導電パターン12は廻込部20を介して、隣り合う導電パターン12と電気的に接続される。

【0012】 このセラミックグリーンシート10の積層においては、導電パターン12が所定の角度、ここでは270度ずつずれて重なるようにする。これによって、複数の導電パターン12はスパイラル状に連続することになる。

【0013】 次に、積層された複数枚のセラミックグリーンシート10を上下一対の保護シート14、14で挟み、全体を圧着し、格子状にカットして、チップ状の素体を得る。

【0014】 次に、このチップ状の素体を大気中で焼成し、この焼成した素体の端面に導電ペーストを塗布し、更に大気中で焼成して、この導電ペーストを外部電極（図示せず）とする。これによって、積層チップインダクタが得られる。

## 【0015】

【発明が解決しようとする課題】 ところで、上記のような従来の製造方法では、セラミックグリーンシートに導電パターンを印刷する場合、導電パターンとスルーホールとの位置を合わせをすることが極めて困難であり、導

体パターンの端部がスルーホールからずれてしまうことがあった。

【0016】また、上記のような従来の製造方法では、導体パターンを、セラミックグリーンシートの裏面のスルーホール周辺に形成された廻込部を介して、隣り合う導電パターンに電気的に接続させるようにしているが、導体パターンの印刷の具合によっては、この廻込部が完全に形成されず、途中で断線してしまうことが有り、このため導通の歩留まりが非常に悪かった。

【0017】この発明は、セラミックグリーンシートの所望位置に導体パターンを簡単かつ正確に重ねることができるようにした積層電子部品の製造方法を得ることを目的とするものである。

#### 【0018】

【課題を解決するための手段】請求項1に記載された発明は、表面に乾燥状態の導電パターンが設けられた転写シートを用意し、別に用意されたセラミックグリーンシート上に該転写シートを配置して位置合わせを行い、該セラミックグリーンシート上に該導電パターンを転写することにより、上記課題を解決した。

【0019】ここで、前記導電パターンの位置合わせは、前記転写シートのベースフィルムとして透明なフィルムを使用し、該ベースフィルムを透かして行うようにしてもよい。

【0020】また、前記導電パターンを転写した後、該転写された導電パターンの上にセラミックグリーンシートを積層・圧着し、この転写と積層・圧着を繰り返すことにより積層体を得、該積層体を前記積層・圧着よりも強い圧力で本圧着するようにしてもよい。

【0021】また、前記セラミックグリーンシートはスルーホールを有し、前記導電パターンの転写は、該セラミックグリーンシートのスルーホールに重なるように行ってもよい。

【0022】更に、セラミックグリーンシートは、磁性体、絶縁体、誘電体のいずれかとしてもよい。

#### 【0023】

【作用】請求項1記載の発明によれば、転写シートを用いてセラミックグリーンシートの上に導電パターンを形成するので、セラミックグリーンシートに導電パターンを転写する前に、導電パターンをセラミックグリーンシート上の所望位置に正確に配置することができる。

【0024】請求項2記載の発明によれば、転写シートのベースフィルムとして透明なフィルムを使用しているので、ベースフィルムを通して導電パターン及びセラミックグリーンシートを見ることができ、導電パターンとセラミックグリーンシートとの相対的な位置関係が明瞭にわかる。

【0025】請求項3記載の発明によれば、転写した導電パターンの上にセラミックグリーンシートを予め積層・圧着させてから本圧着させるので、本圧着の際にセラミ

ックグリーンシート及び導電パターンがずれ難い。

【0026】請求項4記載の発明によれば、導電パターンが乾燥状態になっているので、ある程度の強度を有しており、従って、転写の際にスルーホールの段差で導電パターンが切れ難い。

#### 【0027】

##### 【実施例】

###### 第1実施例

まず、この発明に係る積層チップインダクタの製造方法の一例について説明する。

【0028】図1はこの発明に係る積層チップインダクタの製造方法の一例を示す工程図である。以下、この工程図の流れに沿って説明する。

【0029】まず、フェライトを主成分とする磁性体にポリビニルブチラールを主成分とするバインダーを混合してスラリーを作り、このスラリーを剥離性のプラスチックフィルム上にドクターブレード法で塗布し、乾燥させ、磁性体からなるセラミックグリーンシートを得る。

【0030】次に、このセラミックグリーンシートの所定位置（後述する導体パターン12の一方の端部に対応した位置）に、セラミックグリーンシートを介して隣り合う導体パターン同士を接続させるためのスルーホールを形成する。

【0031】一方、剥離性のコーティングを施した透明なプラスチックフィルム上に導電ペーストからなる導体パターンを印刷し、乾燥させて、転写シートを得る。

【0032】導体パターンは端部を接続してスパイラル状になるような複数種類のものを形成しておく。また、導体パターンの中には外部電極接続部を有するものも形成しておく。

【0033】次に、スルーホールを形成しない複数枚のセラミックグリーンシート10を、所定の厚さに積層圧着して保護シート14を形成する（図5A（a）参照）。

【0034】次に、保護シート14の上に外部電極接続部18を有する導体パターン12を形成した転写シートを積層し、この転写シートから保護シート14にこの導体パターン12を転写する（図5A（b）参照）。

【0035】次に、このようにして導体パターン12を転写した上に、スルーホール16を有するグリーンシート10を、下の導体パターン12の端部がスルーホール16から覗くようにして積層・圧着する（図5A（c）参照）。

【0036】図2は、導体パターンが行列状に形成された転写シートから、グリーンシートへ導体パターンを転写する一般的な場合を示した説明図、図3は転写シートからグリーンシートへ導体パターンを転写する場合の様子を拡大して示した説明図である。

【0037】導体パターン12の転写は、これらの図に示すように、グリーンシート10上に転写シート22を

重ね、転写シート22のベースフィルム24を通して、スルーホール16に導体パターン12の端部を重ねて導体パターン12を転写して、下の導体パターン12に上の導体パターン12を接続させ、そしてベースフィルム24を剥すことにより行なう。

【0038】図4は導体パターンの接続部の詳細を示した部分拡大斜視図である。同図に示すように、導体パターン12の端部は転写によりスルーホール16を通して、下の導体パターン12に直接的に接続される。

【0039】以下、上記と同様にして、導体パターン12の転写とセラミックグリーンシート10の積層・圧着とを交互に行なう。

【0040】図5Aは導体パターンの接続手順を示す説明図、図5Bは図5Aの導体パターンの接続手順の続きの導体パターンの接続手順および外部電極の形成手順を示す説明図である。

【0041】導体パターン12は、図5A (b) ~ (h) 及び図5B (i), (j) に示すように、先に転写した導体パターン12に対して270度だけ回転させた状態で順次接続させて行く。これによって、スパイラル状の導体が形成される。

【0042】セラミックグリーンシート10の積層・圧着と、導体パターン12の転写を所定のターン数だけ行なった後、図5B (k) に示すように、スルーホール16付きのセラミックグリーンシート10を積層・圧着し、図5B (l) に示すように、外部電極接続部18を有する導体パターン12を転写する。

【0043】そして、外部電極接続部18を有する導体パターン12の上に、スルーホール16を形成していないセラミックグリーンシートを数層分だけ積層・圧着して保護シート14とし、全体を温度120℃、圧力500kg/cm<sup>2</sup>で本圧着する。

【0044】次に、これらを格子状にカットし、図5B (m) に示すようなチップ状の素体25を得、この素体25を大気中で900℃に加熱して焼成する。

【0045】次に、外部電極接続部18の露出している素体25の両端面に外部電極用の導電ペーストを塗布し、この導電ペーストを大気中で600℃に加熱して焼き付け、これを外部電極26, 26とし、積層チップインダクタを得る。

【0046】なお、上記実施例では、導体パターンとして略Y字状のものを使用したが、この形状に限定されるものではなく、略円状、略楕円状、略L字状等の形状のものも使用してもよい。

#### 【0047】第2実施例

次に、この発明に係る積層複合LCチップの製造方法の一例について説明する。

【0048】図6は積層複合LCチップの分解斜視図、図7は積層複合LCチップの斜視図である。

【0049】まず、第1実施例のようにして積層チップ

インダクタの素体25を製造する。

【0050】次に、この素体25の上に、誘電体からなるセラミックグリーンシート28の積層と、このセラミックグリーンシート28への内部電極パターン30の転写とを交互に行ない、最後に保護層32となる誘電体シートを数層だけ積層し、圧着する。

【0051】次に、全体を格子状にカットし、素体25に積層セラミックコンデンサとしての素体33が積層された複合素体を得、この複合素体を大気中で900℃に加熱して焼成する。

【0052】次に、外部電極接続部18および内部電極パターン30の露出している上記複合素体の両端面に外部電極用の導電ペーストを塗布し、この導電ペーストを大気中で600℃に加熱して焼き付け、これを外部電極34, 34とし、図7に示すような積層複合LCチップを得る。

【0053】なお、上記2つの実施例では、積層チップインダクタおよび積層複合LCチップについて説明したが、この発明はこれらの例に限定されるものではなく、積層部品一般、例えば圧電部品や多層基板等にも使用できるものである。

#### 【0054】

【発明の効果】請求項1記載の発明によれば、セラミックグリーンシートに導電パターンを転写する前に、導電パターンをセラミックグリーンシート上の所望位置に正確に配置することができるので、導電パターンをセラミックグリーンシート上の所望位置に正確に転写することができるという効果がある。

【0055】請求項2記載の発明によれば、透明なベースフィルムを通して導電パターン及びセラミックグリーンシートを見る能够があるので、導電パターンとセラミックグリーンシートとの相対的な位置関係が明瞭にわかり、導電パターンを所望位置に正確に且つ素早く重ねることができ、従って、導電パターンを正確に且つ作業性よく転写することができるという効果がある。

【0056】請求項3記載の発明によれば、転写した導電パターンの上にセラミックグリーンシートを予め積層・圧着させてから本圧着させるので、本圧着の際にセラミックグリーンシート及び導電パターンがずれ難く、従って、位置ずれの少ない積層電子部品を製造することができるという効果がある。

【0057】請求項4記載の発明によれば、導電パターンが乾燥状態になっていてある程度の強度を有しているので、転写の際にスルーホールの段差で切れ難く、従って、セラミックグリーンシートを介して隣り合う導電パターンがスルーホールにおいて断線することなく確実に接続されるという効果がある。

#### 【図面の簡単な説明】

【図1】図1はこの発明に係る積層チップインダクタの製造方法の一例を示す工程図である。

【図2】図2は、導体パターンが行列状に形成された転写シートから、グリーンシートへ導体パターンを転写する一般的な場合を示した説明図である。

【図3】図3は転写シートからグリーンシートへ導体パターンを転写する場合の様子を拡大して示した説明図である。

【図4】図4は導体パターンの接続部の詳細を示した部分拡大斜視図である。

【図5A】図5Aは導体パターンの接続手順を示す説明図である。

【図5B】図5Bは図5Aの導体パターンの接続手順および外部電極の形成手順を示す説明図である。

【図6】図6は積層複合LCチップの分解斜視図である。

【図7】図7は積層複合LCチップの斜視図である。

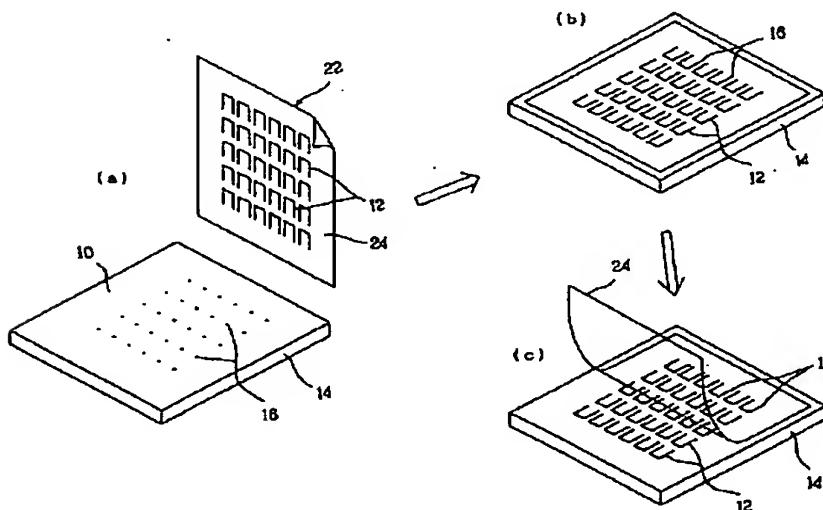
【図8】図8は従来の積層チップインダクタの素体部分の分解斜視図である。

【図9】図9は導体パターンの接続部の詳細を示した部分拡大斜視図である。

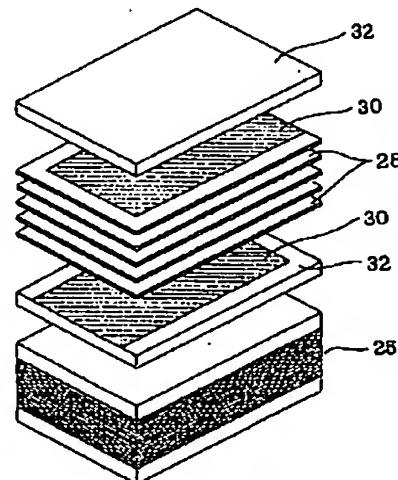
【符号の説明】

10	セラミックグリーンシート
12	導体パターン
14	保護シート
16	スルーホール
18	外部電極接続部
20	廻込部
22	転写シート
24	ベースフィルム
25	素体
26	外部電極
28	誘電体グリーンシート
30	内部電極パターン
32	保護シート
33	素体
34	外部電極

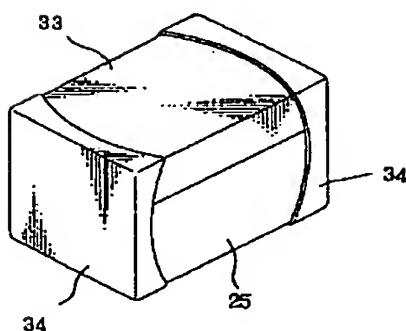
【図2】



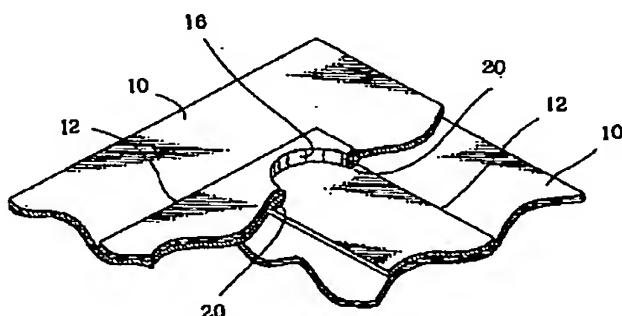
【図6】



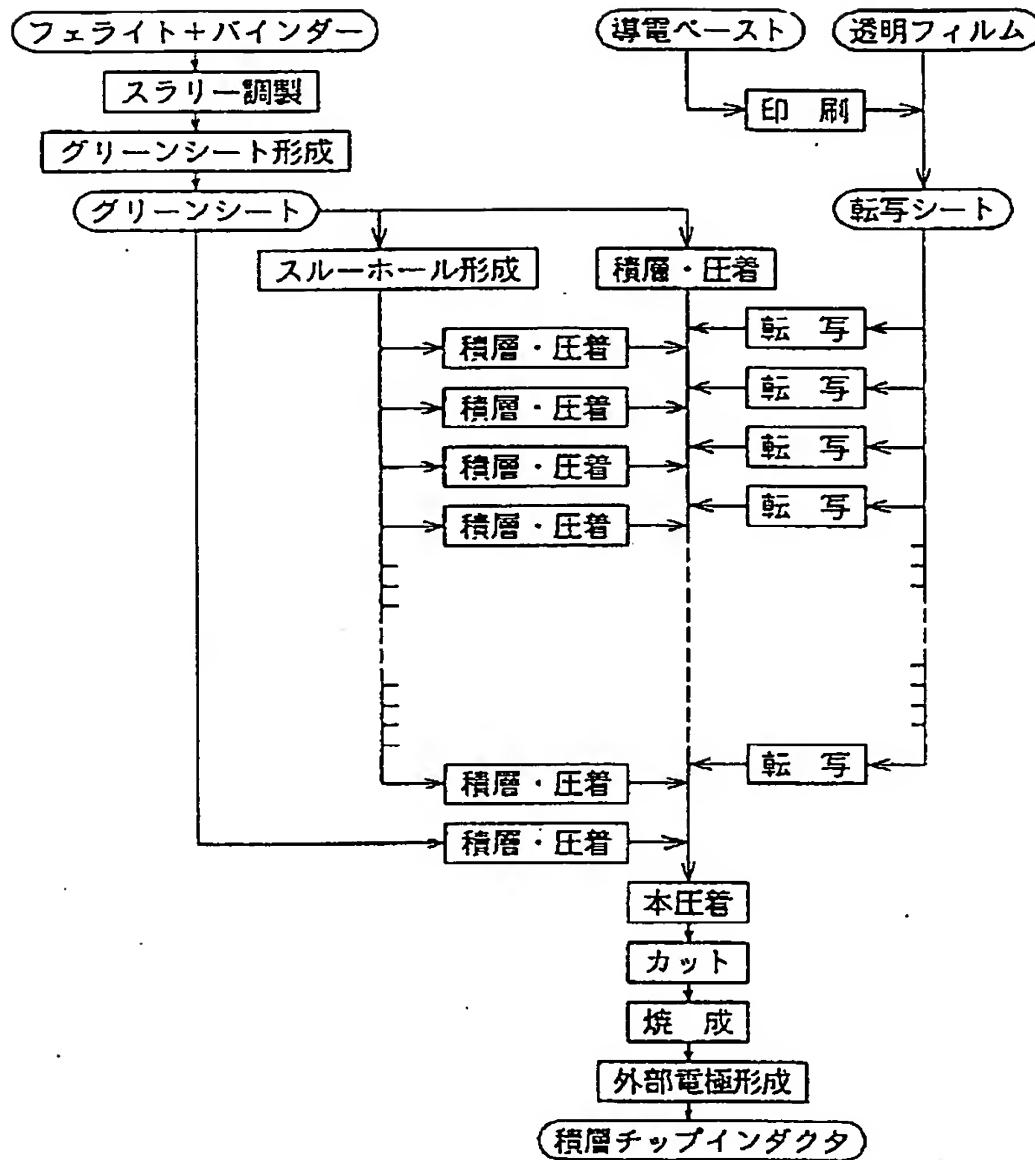
【図7】



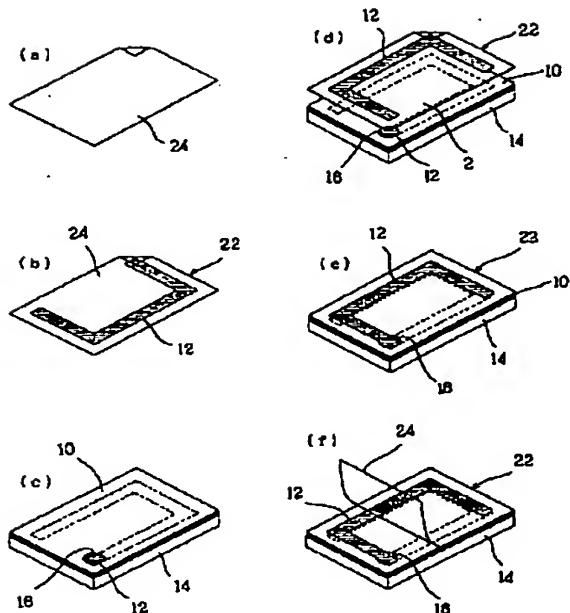
【図9】



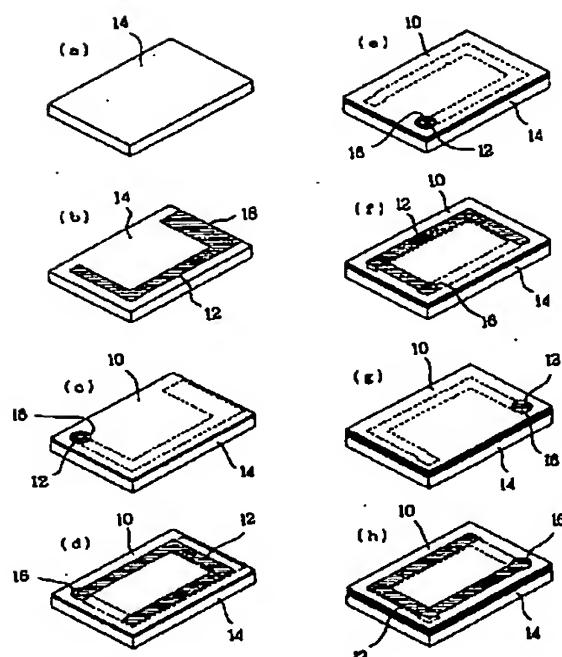
[圖 1 ]



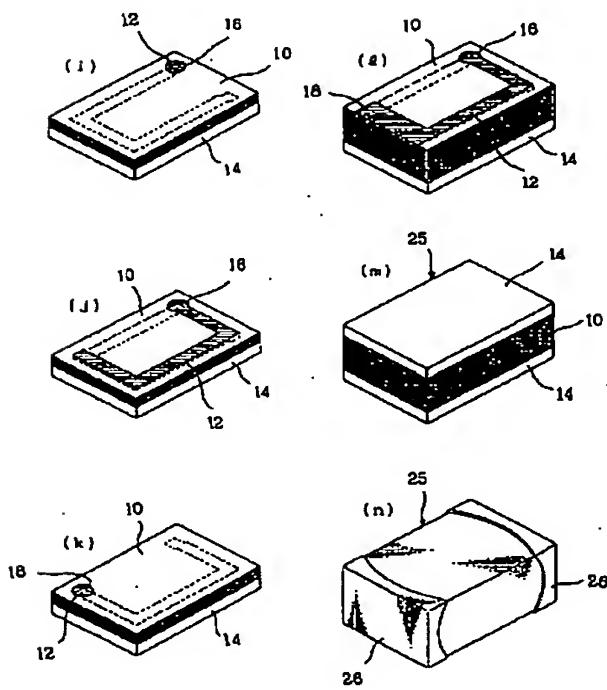
[图 3]



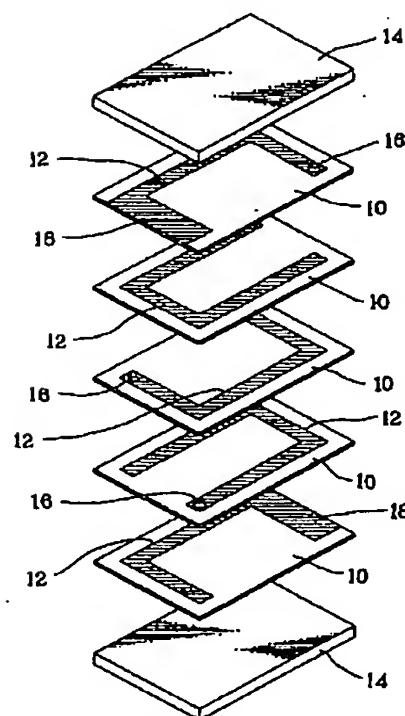
[图5A]



[☒ 5 B]



[图8]



[図4]

第4図

